МІНІСТЕРСТВО ВНУТРІШНІХ СПРАВ УКРАЇНИ
ХАРКІВСЬКИЙ НАЦІОНАЛЬНИЙ УНІВЕРСИТЕТ
ВНУТРІШНІХ СПРАВ
КРЕМЕНЧУЦЬКИЙ ЛЬОТНИЙ КОЛЕДЖ

Циклова комісія авіаційного і радіоелектронного обладнання

ТЕКСТ ЛЕКЦІЇ

навчальної дисципліни «Цифрова техніка/Електронні інструментальні системи»
обов'язкових компонент
освітньо-професійної програми першого (бакалаврського) рівня
вищої освіти

Технічне обслуговування та ремонт повітряних суден і авіадвигунів

за темою № 5 - Основа будови бортових цифрових обчислювальних машин.

Харків 2022

ЗАТВЕРДЖЕНО
Науково-методичною радою
Харківського національного
університету внутрішніх справ
Протокол від 30.08.2022 № 8

СХВАЛЕНО
Методичною радою Кременчуцького
льотного коледжу
Протокол від 22.08.2022 № 1

ПОГОДЖЕНО
Секцією науково-методичної ради
ХНУВС з технічних дисциплін
Протокол від 29.08.2022 № 8

Розглянуто на засіданні циклової комісії авіаційного і радіоелектронного обладнання, протокол від 15.08.2022 № 1

Розробник: викладач циклової комісії авіаційного і радіоелектронного обладнання, спеціаліст вищої категорії, викладач-методист Стущанський Ю.В.

Рецензенти:
1. Заступник директора коледжу з навчальної та виховної роботи КЛК ХНУВС, к.т.н., спеціаліст вищої категорії, викладач-методист Шмельов Ю.М.
2. Інженер з технічного обслуговування, ремонту та діагностики авіаційної техніки ТОВ «ЕЙР ТАУРУС» Калінін О.В.

План лекції

1. Основи побудови ЕОМ
2. Класифікація та параметри запам'ятовуючих пристроїв.
3. Багатопроцесорні обчислювальні машини
4. Блокова структура систем авіоніки

Рекомендована література (основна, допоміжна), інформаційні ресурсу в Інтернеті.

Основна література:

1. Авіаційні радіоелектронні системи / О.О.Чужа, О.Г. Ситник, В.М. Хімін, О.В. Кожохіна. – К.:НАУ, 2017. – 264с.-
2. Авіоніка: навч. посіб. / В.П. Харченко, І.В. Остроумов. – К. : НАУ, 2013. – 272 с.
3. Пілотажно-навігаційні комплекси повітряних суден. / В.О. Рогожин, В.М. Синєглазов, М.К. Філяшкин. Підручник. – К.: НАУ, 2005. – 316с.
4. Теоретичні основи експлуатації авіаційного обладнання. Навч. посіб. / А.В. Скрипець. – К.:НАУ, 2003. – 396с.

Допоміжна література:

1. Приладове обладнання та електронна автоматика літальних апаратів/ В.А. Антілікаторов, М.М. Петренко, А.В. Статигін. – Х.:ХНУПС, 2017.-172с.
2. Єдині конспекти по АіРЕО Мі-2 на цикловій комісії.
3. Керівництво з льотної експлуатації вертольота Мі-2 - М.: Департамент повітряного транспорту, 1996.
4. Конспекти лекцій з базової підготовки технічного персоналу згідно вимог Part-66, Part-147 (Модуль 3, 13, 14)

Інформаційні ресурси в Інтернеті

1. http://aviadocs.com/RLE/Mi-2/CD1/IYETO/MI-2_IYETO_kn2.pdf
2. http://aviadocs.com/RLE/Mi-2/CD1/IYETO/MI-2_IYETO_kn3.pdf
3. http://aviadocs.com/RLE/Mi-2/CD1/IYETO/MI-2_IYETO_kn1_ch2.pdf
4. http://aviadocs.net/RLE/Mi-2/CD1/RTO/Mi-2_RTO-75EP_ch2.pdf
5. http://aviadocs.com/RLE/Mi-8/CD1/TO/Mi-8_TO_kn4.pdf
6. http://www.aviadocs.net/RLE/Mi-8/CD1/TO/Mi-8_TO_kn1.pdf
7. http://flightcollege.com.ua/library/3_Mi_8_MTV_1_RTE%60_Kniga_4.pdf

Текст лекції:

1. Основи побудови ЕОМ

Структура електронних обчислювальних машин

Всі сучасні обчислювальні машини побудовані за принципами і мають структуру, запропоновану ще в 40-х роках академіком Джоном Фон Нейманом.

Принципи Фон Неймана:

• обчислювальна машина конструктивно ділиться на ряд пристроїв: процесор, запам'ятовуючий пристрій (для зберігання програм і даних), пристрій введення-виведення і т.д.;

• наявність програми, що зберігається в пам'яті;

• однакове уявлення чисел і команд у вигляді двійкових кодів;

• принцип мікропрограмного управління процесом обчислень;

• природний порядок вибірки команд (команди виконуються послідовно, оскільки вони зберігаються в пам'яті; зміна порядку виконання команд, при необхідності, здійснюється спеціальними командами переходу).

Відповідно до першого принципу ЕОМ складається з ряду пристроїв, що взаємодіють один з одним у процесі виконання завдання. Розглянемо коротко основні пристрої та їх функції (рис. 1).

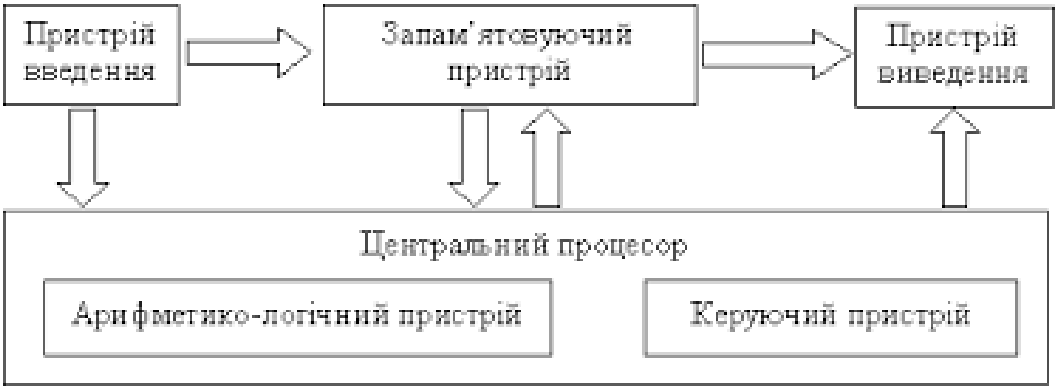


Рисунок 1 - Структурна схема ЕОМ

Арифметико-логічний пристрій А (ЛУ) призначено для виконання передбачених у ЕОМ арифметичних і логічних операцій. Дані, які беруть участь в операціях, вибираються з ОЗУ, результати операцій відсилаються в ОЗУ. Для прискорення вибірки операндів (даних, що беруть участь в операціях) АЛУ може забезпечуватися власною місцевою пам'яттю (запам'ятовуючим пристроєм - СОЗУ) на невелике число даних (у порівнянні з ОЗУ), але що володіє швидкодією, що перевищує швидкодію ОЗУ. При цьому результати операцій, якщо вони беруть участь у наступних операціях, можуть не надсилатися в ОЗУ, а зберігатися в СОЗУ. Оперативна пам'ять разом з СОЗУ являє собою єдиний масив пам'яті, безпосередньо доступний процесору для запису і читання даних, а також зчитування програмного коду. До теперішнього часу

для оптимізації роботи створені процесори з кількома рівнями (від одного до трьох) кешування ОЗУ (декількома СОЗУ).

Пристрій управління (УУ) - координує роботу процесора, посилаючи в певній часовій послідовності керуючі сигнали в пристрої ЕОМ, забезпечуючи їх відповідне функціонування і взаємодію один з одним.

Оперативна пам'ять (ОЗУ) - реалізується, як правило, на модулях (мікросхемах) динамічної пам'яті. ОЗУ служить для зберігання програми, вихідних даних задачі, проміжних і кінцевих результатів рішення задачі.

Пам'ять ЕОМ до теперішнього часу набула досить складну структуру і "розповзлася" за багатьма компонентами. Крім оперативної, пам'ять включає також і постійну (ПЗУ), з якої можна тільки зчитувати команди і дані, і деякі види спеціальної пам'яті (наприклад відеопам'ять графічного адаптера). Вся ця пам'ять разом з оперативною розташовується в єдиному просторі з лінійною адресацією. У будь-якому комп'ютері обов'язково є постійна пам'ять, в якій зберігається програма початкового запуску комп'ютера і мінімальний необхідний набір сервісів (наприклад: ROM BIOS).

Всі вузли ЕОМ не входять в ядро називаються периферійними. Вони забезпечують розширення можливостей ЕОМ, полегшують користування ними. До складу периферійних (зовнішніх) пристроїв можуть входити такі вузли.

Зовнішня пам'ять (пристрої зберігання даних, наприклад, дискові) - пам'ять, що має відносно невисоку швидкодію, але в порівнянні з ОЗУ істотно більш високу ємність. Зовнішня пам'ять призначена для запису даних з метою подальшого зчитування (можливо, і на іншому комп'ютері). Від розглянутої вище пам'яті, званої також внутрішньої, пристрої зберігання відрізняються тим, що процесор не має безпосереднього доступу до даних за лінійним адресою. Доступ до даних на пристроях зберігання виконується за допомогою спеціальних програм, що звертаються до контролерів цих пристроїв. У силу того, що швидкодія зовнішньої пам'яті значно нижче швидкодії АЛУ, остання в процесі роботи взаємодіє лише з ОЗУ, отримуючи з нього команди і дані, відсилаючи в цю пам'ять результати операцій. Часто при вирішенні складних завдань ємність ОЗУ виявляється недостатньою. У цих випадках в процесі вирішення завдань дані певними порціями можуть пересилатися із зовнішньої пам'яті в ОЗУ, звідки вони потім вибираються для обробки в АЛП.

Пристрої введення / виводу (УВВ) служать для перетворення інформації з внутрішнього подання в комп'ютері (біти і байти) у форму, доступну оточуючим, і навпаки. Під оточуючими розуміємо як людей, так і інші машини (наприклад технологічне обладнання, яким керує комп'ютер). До пристроїв введення належать клавіатура, миша, джойстик, мікрофон, сканер, відеокамера, різні датчики; до пристроїв виводу - дисплей, принтер, плоттер, акустичні системи (навушники), виконавчі механізми.

Список пристроїв введення / виводу безмежний - завдяки фантазії і технічному прогресу в нього входять всі нові і нові пристрої; так, наприклад, шолом віртуальної реальності з області фантастики вийшов у виробничо-комерційну.

Пристрої зберігання до УВВ відносити некоректно, оскільки тут перетворення інформації заради доступності зовнішнього світу не відбувається. Пристрої зберігання разом з УВВ можна об'єднати загальним поняттям «периферійні пристрої». Існує ще великий клас комунікаційних пристроїв, призначених для передачі інформації між комп'ютерами і (або) їх частинами. Ці пристрої забезпечують, наприклад, з'єднання комп'ютерів в локальні мережі або підключення терміналу (це УВВ) до комп'ютера через пару модемів. Периферійні та комунікаційні пристрої забезпечуються контролерами або адаптерами, які доступні процесору.

Пристрій введення (ПБВД-5) забезпечує фотоелектричне зчитування інформації з восьмистрічкової перфострічки та подання зчитаної інформації у двійковій формі у вигляді електричних сигналів, що сприймаються оперативною пам'яттю.

Запам'ятовуючий пристрій (плати ОЗУ і ПЗУ) служить для зберігання інформації, необхідної для виробництва обчислень. У пам'яті розміщуються програми, які визначають порядок обчислень, і дані, що представляють вихідні значення, проміжні і кінцеві результати обчислень.

Процесор - це центральний пристрій БВЦ. Процесор "сприймає" програму і на її основі керує роботою всіх пристроїв БВЦ, ініціюючи виконання дій в пам'яті і пристроях введення-виведення. Функцією процесора є вибірка команд із пам'яті та їх виконання.

Периферійними пристроями виведення (цифродрукуючий пристрій ПЦПУ-6, пристрій виведення перфоленточное ПУВЛ-1) забезпечується виведення інформації з пам'яті для її подальшого використання (друк цифр і символів, пробивання отворів на стрічці).

Шина адреси служить для визначення адреси (номера) пристрою, з яким процесор обмінюється інформацією в даний момент. Кожному пристрою (крім процесора), кожній комірці пам'яті в мікропроцесорній системі присвоюється власна адреса. Коли код якоїсь адреси виставляється процесором на шині адреси, пристрій, якому ця адреса приписана, розуміє, що йому належить обмін інформацією. Шина адреси може бути односпрямованою або двобічною.

Шина даних - це основна шина, що використовується для передачі інформаційних кодів між всіма пристроями мікропроцесорної системи. Зазвичай у пересиланні інформації бере участь процесор, який передає код даних в якийсь пристрій або в комірку пам'яті або ж бере код даних з якогось пристрою або з комірки пам'яті. Але також можлива і передача інформації між пристроями без участі процесора. Шина даних завжди двонаправлена.

Шина керування на відміну від шини адреси і шини даних складається з окремих керуючих сигналів. Кожен з цих сигналів під час обміну інформацією має свою функцію. Деякі сигнали служать для стробування переданих або прийнятих даних (тобто визначають моменти часу, коли інформаційний код виставлений на шину даних). Інші керуючі сигнали можуть використовуватися для підтвердження прийому даних, для скидання всіх пристроїв в початковий стан, для тактування пристроїв і т.д. Лінії шини керування можуть бути односпрямованими або двосторонніми.

Нарешті, шина живлення призначена не для пересилання інформаційних сигналів, а для живлення системи. Вона складається з ліній живлення і загального проводу. У мікропроцесорній системі може бути одне джерело живлення (частіше +5 В) або декілька джерел живлення (зазвичай ще -5 В, +12 В і 12 В). Кожній напрузі живлення відповідає своя лінія зв'язку. Всі пристрої підключені до цих ліній паралельно.

2. Класифікація та параметри запам'ятовуючих пристроїв.

Всі запам'ятовуючі пристрої будуються на підставі регістрів пам'яті. Кожен окремо взятий регістр здатний записати одне машинне слово.

Для зберігання невеликих масивів кодових слів можуть використовуватися регістри. Але вже за необхідності зберігати десятки слів застосування регістрів призводить до невиправдано великих апаратурних витрат. Для зберігання великих масивів слів будують запам'ятовуючі пристрої (ЗП) з використанням спеціальних мікросхем, в кожній з яких може зберігатися інформація обсягом до тисячі бітів.

Основними операціями в пам'яті в загальному випадку є занесення інформації в пам'ять ("запис") і вибірка інформації з пам'яті ("читання"). Обидві ці операції здійснюють ("звернення до пам'яті").

При зверненні до пам'яті здійснюється читання або запис деякої одиниці даних - різною для пристроїв різного типу. Такою одиницею може бути, наприклад, байт, машинне слово або сукупність машинних слів (зона, сектор, блок) для зовнішніх ЗУ.

Продуктивність та обчислювальні можливості ЕОМ в значній мірі визначаються складом і характеристиками її ЗУ. У складі ЕОМ використовується одночасно декілька типів ЗП, що відрізняються принципом дії, характеристиками та призначенням.

Найважливішими характеристиками ЗУ є ємність пам'яті, питома ємність, швидкодія та розрядність.

ЗУ класифікується за характером зберігання інформації, з фізичним принципам роботи і за призначенням.

За характером зберігання інформації ЗУ можуть бути статичними і динамічними. У статичних ЗП фізичний стан носія інформації в процесі зберігання не змінюється. У динамічних ЗУ стан носія постійно змінюється. За фізичним принципам роботи ЗУ поділяються на магнітні, електронні, оптичні, механічні, кріогенні.

За призначенням розрізняють наступні типи запам'ятовуючих пристроїв: оперативний запам'ятовуючий пристрій (ЗУ), постійний запам'ятовуючий пристрій (ПЗУ), постійний запам'ятовуючий пристрій, який можна перепрограмувати (ППЗП).

Оперативне ЗУ використовується в умовах, коли необхідно вибирати, оновлювати збережену інформацію у високому темпі роботи процесора цифрового пристрою. Внаслідок цього в ОЗП передбачаються три режими роботи: режим зберігання при відсутності звернення до ЗУ, режим читання збережених слів і режим

запису нових слів. При цьому в режимах читання і запису ОЗП має функціонувати з високою швидкодією (зазвичай час читання або запису слова в ОЗП складає частки мікросекунди). У цифрових пристроях ОЗП використовуються для зберігання даних (вихідних даних, проміжних і кінцевих результатів обробки даних) і програм.

Постійне ЗУ призначене для зберігання деякої одного разу записаної в нього інформацією, яку порушували і при відключенні джерел живлення. В ПЗУ передбачаються два режими роботи: режим зберігання і режим читання з високим швидкодією. Режим запису не передбачається. Використовуються ПЗУ для зберігання програм у таких спеціалізованих цифрових пристроях, які, функціонуючи тривалий час, багаторазово виконують дії по одному і тому ж алгоритму при різних вихідних даних, ПЗУ, який можна перепрограмувати, в процесі функціонування цифрового пристрою використовується як ПЗУ. Він відрізняється від ПЗУ тим, що допускає оновлення одного разу занесеної інформації, тобто в ньому передбачається режим запису. Однак на відміну від ОЗП запис інформації вимагає відключення ППЗУ від цифрового обладнання, проводиться з використанням спеціальних призначених для запису пристроїв (програматорів) і займає тривалий час, що досягає десятків хвилин. Перепрограмовані ПЗП дорожчі ПЗУ, і їх застосовують у процесі налагодження програми, після чого їх можна замінити більш дешевим ПЗУ. Запам'ятовуючий пристрій містить деяке число N комірок, у кожній з яких може зберігатися слово з певним числом розрядів n. Комірки послідовно нумеруються бінарними числами. Номер комірки називається адресою. Якщо для подання адрес використовуються комбінації m-розрядного двійкового коду, то число клітинок в ЗУ може скласти N = 2m.

Кількість інформації, яка може зберігатися в ЗУ, визначає його ємність. Її можна виражати числом комірок N з указанням розрядності n збережених в них слів в формі N * n, або її можна визначати виразом N і n: M = N * n біт. Часто розрядність комірок обирають кратною байту (1 байт дорівнює 8 бітам). Тоді і ємність зручно представить в байтах.

Великі значення ємності часто виражаються в одиницях К = 210 = 1024.

Наприклад, М = 64

Кбайт означає ємність, що дорівнює М = 64 * 1024 * 8 біт.

Швидкодія ЗУ характеризується двома параметрами: часом відгуку tв, що представляє собою інтервал часу між моментом подачі сигналу вибірки і появою лічених даних на виході, і циклом запису tцз, визначається мінімально допустимим часом між моментом подачі сигналу вибірки при запису і моментом, коли допустимо наступне звернення до пам'яті.

Запам'ятовуючі пристрої будуються з набору однотипних мікросхем ЗУ з певним їх поєднанням. Кожна мікросхема ЗУ крім часу звернення і ємності характеризується споживаною потужністю, набором живлячих напруг, типом корпусу (числом висновків). Мікросхеми ППЗП додатково характеризуються часом зберігання записаної на них інформації (по закінченні інформація, яка зберігається в комірках,

може мимовільно змінитися), допустимою кількістю циклів перезапису (після чого мікросхема вважається непридатною для використання).

Оперативний пристрій, що запам’ятовує.

Інформація зберігається в накопичувачі. Він являє собою матрицю, складену з елементів пам'яті (ЕП), розташованих уздовж рядків і стовпців. Елемент пам'яті може зберігати 1 біт інформації (лог.0 або лог.1). Крім того, він забезпечений керуючими ланцюгами для установки елемента в будь-якому з трьох режимів: режимі зберігання, в якому він відключається від входу і виходу мікросхеми, режимі читання, в якому міститься в ЕП інформація видається на вихід мікросхеми, режимі запису, в якому в ЕП записується нова надходить зі входу мікросхеми інформація.

Кожному ЕП приписаний номер, званий адресою елементу. Для пошуку необхідного ЕП вказується рядок і стовпець, відповідні положення ЕП в накопичувачі. Адреса ЕП у вигляді бінарного числа приймається по шині адреси в регістр адреси. Число розрядів адреси пов'язано з ємністю накопичувача. Число рядків і число стовпців накопичувача вибираються рівними цілого ступеня двох. І якщо число рядків Nстр = 2n1 і число стовпців Nст = 2n2, то загальне число ЕП (ємність накопичувача).

Типи мікросхем ОЗУ

Існує два типи мікросхем ОЗУ:

• статичні ОЗП, в яких основою пам'ятною осередки служить тригер ;

• динамічні ОЗУ, в них основою запам'ятовуючих осередків є конденсатор ; як конденсатор використовується затвор польового транзистора.

Комірка динамічного ОЗУ простіша, тому ОЗУ цього типу дешевші і мають велику ємність при тій же кількості компонентів, однак вони вимагають періодичної підзарядки усіх запам'ятовуючих конденсаторів. Цей процес називається регенерацією.

Типове значення періоду регенерації - мілісекунди ; регенерація здійснюється при кожній операції читання або запису. Також в динамічних ОЗУ використовується мультиплексована адресна шина - адреса передається за два цикли, спочатку одна половина розрядів (рядки), потім інша (стовпці), для регенерації достатньо перебрати всі номери рядків.

Буферна пам'ять

В обчислювальних системах використовуються підсистеми з різною швидкодією і, зокрема, з різною швидкістю передачі даних (рис. 2.3). Зазвичай обмін даними між такими підсистемами реалізується з використанням переривань або каналу прямого доступу до пам'яті. У першу чергу підсистема 1 формує запит на обслуговування по мірі готовності даних до обміну. Однак обслуговування переривань пов'язано з непродуктивними втратами часу і при пакетному обміні продуктивність підсистеми 2 помітно зменшується. При обміні даними з використанням каналу прямого доступу до пам'яті підсистема 1 передає дані в пам'ять підсистеми 2. Даний спосіб обміну досить ефективний з точки зору швидкодії, але для його реалізації необхідний досить складний контролер прямого доступу до пам'яті.

Найбільш ефективно обмін даними між підсистемами з різним швидкодією реалізується за наявності між ними спеціальної буферної пам'яті. Дані від підсистеми 1 тимчасово запам'ятовуються в буферній пам'яті до готовності підсистеми 2 прийняти їх. Ємність буферної пам'яті повинна бути достатньою для зберігання тих блоків даних, які підсистема 1 формує між зчитування їх підсистемою 2.

Відмінною особливістю буферної пам'яті є запис даних з швидкодією і під управлінням підсистеми 1, а зчитування - з швидкодією і під управлінням підсистеми 2 (« еластична пам'ять »). У загальному випадку пам'ять повинна виконувати операції запису і зчитування абсолютно незалежно і навіть одночасно, що усуває необхідність синхронізації підсистем. Буферна пам'ять повинна зберігати порядок надходження даних від підсистеми 1, тобто працювати за принципом « перше записане слово зчитується першим» (Перший Вхідні дані Перший вихід - FIFO). Таким чином, під буферної пам'яттю типу FIFO розуміється пристрій пам'яті, який автоматично стежить за порядком надходження даних і видає їх у тому ж порядку, допускаючи виконання незалежних і одночасних операцій запису і зчитування.

Типовий приклад застосування буферної пам'яті в мікропроцесорах - послідовний приймально-передавач.

Стекова пам'ять

Стековою називають пам'ять, доступ до якої організований за принципом : «останнім записаний - перший лічений » (Останні Вхідні дані Перший вихід - ЛІФО). Використання принципу доступу до пам'яті на основі механізму ЛІФО почалося з великих ЕОМ. Застосування стековой пам'яті виявилося дуже ефективним при побудові компілюючих і інтерпретуючих програм, при обчисленні арифметичних виразів з використанням польського інверсного запису. У мікропроцесорах вона стала широко використовуватися у зв'язку із зручностями реалізації процедур виклику підпрограм і при обробці переривань.

Апаратний стек являє собою сукупність регістрів, зв'язки між якими організовані таким чином, що при записі і зчитуванні даних вміст стека автоматично зсувається. Основна перевага апаратного стека - висока швидкодія, а недолік - обмежена ємність.

Найбільш поширеним в даний час і, можливо, кращим варіантом організації стека в ЕОМ є використання області пам'яті. Для адресації стека використовується покажчик стека, який попередньо завантажується в регістр і визначає адресу останньої використаної клітинки. У деяких МП вміст основних регістрів запам'ятовується в стеку автоматично при перериванні програм.

3. Багатопроцесорні обчислювальні машини

При побудові комплексів бортового обладнання найчастіше застосовують багатомашинні системи. До складу багатомашинних систем як окремих елементів можуть входити БЦВМ або обчислювачі всіх розглянутих типів. Структура і

характеристики багатомашинних систем дуже різноманітні і визначаються вимогами конкретного застосування.

Спільними рисами багатомашинних систем є:

- Багаторівнева ієрархічна організація ;
- Модульність структури і конструкції;
- Наявність уніфікованих засобів інформаційного обміну.

Ще більш автономні структури класу MIMD являють собою обчислювальні мережі, які складаються з територіально рознесених вузлів і з'єднують їх ліній зв'язку.

Проміжне становище між багатопроцесорними системами із загальною пам'яттю і багатомашинний системами займають багатопроцесорні системи з розподіленою пам'яттю. У цих машинах пам'ять розподіляється між вузлами (процесорними елементами) і всі вузли з'єднуються між собою за допомогою того чи іншого типу мережі. Доступ до пам'яті може бути локальним або віддаленим. Спеціальні контролери, розміщуються у вузлах мережі, можуть на основі аналізу адреси звернення прийняти рішення про те, чи знаходяться необхідні дані в локальній пам'яті даного вузла, або розміщуються в пам'яті віддаленого вузла. В останньому випадку контролеру віддаленої пам'яті надсилається повідомлення для звернення до необхідних даними.

Хоча багатопроцесорні машини на базі загальної шини все ще домінують, тенденції спрямовані на використання переваг розподіленої пам'яті.

4. Блокова структура систем авіоніки

Авіоніка сучасного літака складається з певної кількості повністю резервованих блоків (Line Replaceable Unit – LRU), що легко замінюються у випадку відмови чи потреби в модернізації.

Блокова будова дозволяє замінювати функціональні елементи систем з мінімальними затратами часу на монтаж. Кожний блок LRU має свої логічні та функціональні межі і являє собою одноблокову структуру. Модульна побудова LRU забезпечує легкий доступ до компонентів системи для їх тестування та заміни.

У випадку реєстрації відмови вбудованою системою контролю блока LRU, цей блок може бути замінений на новий в аеропорту з мінімальними затратами часу.

Розміри та будова LRU стандартизовані декількома стандартами, розробленими фірмою «Aeronautical Radio Incorporated» (ARINC) .

Кожен з цих блоків має однакову висоту 269,88 мм та залежну від серії довжину 318 мм (серії «short») чи 495,8 мм (серії «long») . Крім того, кожен із цих блоків розміщується на спеціалізованій полиці, що містить стандартизовані дротові з’єднання з LRU (додаток, рис.Д1). Це дає можливість різним виробникам авіоніки розроблювати системи фіксованих розмірів та з відповідними з’єднаннями.

Функціональна структурна схема типового блока LRU показано на рис. 2 Джерело живлення конвертує напругу електричної мережі ПК 115 В змінного струму або 28 В постійного струму до понижених рівнів 5 В і 15 В постійного струму для живлення мікропроцесорної техніки.

Типовий блок LRU містить певну кількість цифрових входів та виходів для підключення до каналів інформаційного обміну з іншими системами і блоками LRU (наприклад, ARINC 429). Крім того, для зв'язку з датчиками LRU може мати певну кількість аналогових входів і виходів разом з роз'ємами дискретних сигналів для приймання та передавання разових команд. Обчислювальний процесор приймає дані від модулів вхідної інформації, оброблює її відповідно до закладеної в нього програми та видає результати оброблення у модулі формування вихідної інформації і заносить її у внутрішню пам'ять.

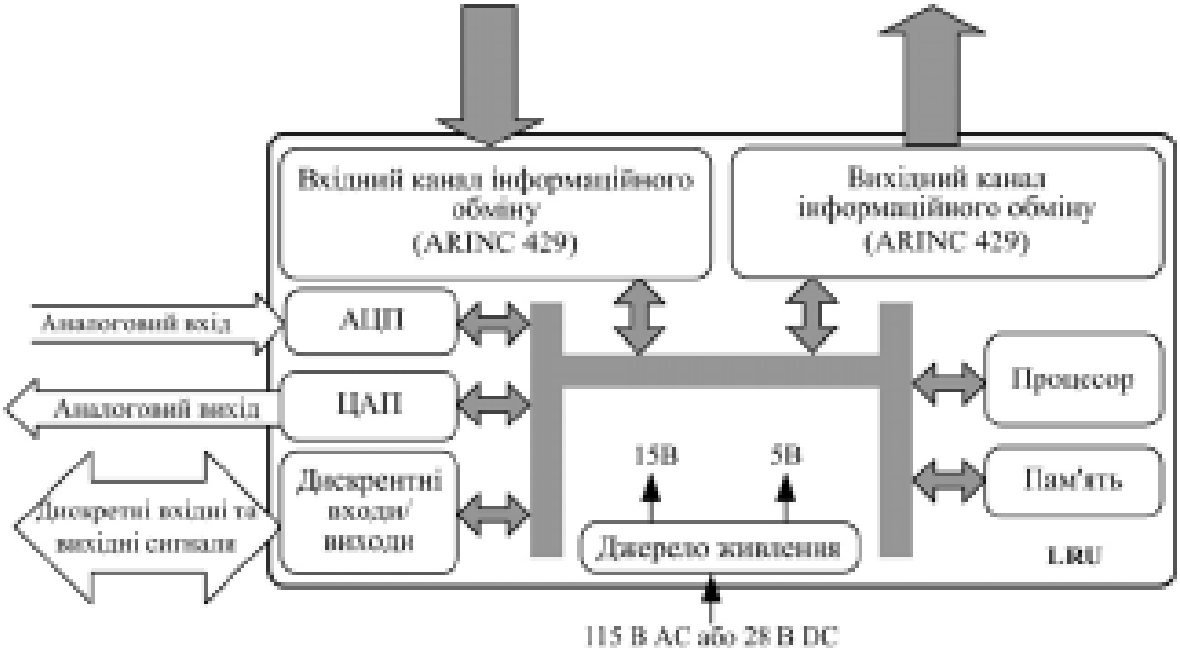


Рисунок 2 – Функціональна структура LRU

Кожен LRU має вбудовану систему власної діагностики, яка у випадку виявлення несправності у функціонуванні блока видає відповідну разову команду відмови. Щоб підтримувати певну температуру для зменшення нагрівання, певні блоки обладнують спеціалізованим вентиляційним обладнанням.