

МІНІСТЕРСТВО ВНУТРІШНІХ СПРАВ УКРАЇНИ

Харківський національний університет внутрішніх справ

Факультет № 6

Кафедра інформаційних технологій та захисту інформації

ТЕКСТ ЛЕКЦІЇ

**з дисципліни «Електроніка та схемотехніка»
за темою «Інтегральні мікросхеми»**

Галузь знань: 12 «Інформаційні технології»

Спеціальність: 125 «Кібербезпека»

Ступень вищої освіти: бакалавр

**Харків
2017 рік**

Текст лекції призначений для використання при вивченні курсу „Електроніка” в рамках підготовки бакалаврів за спеціальністю 125 «Кібербезпека» в Харківському національному університеті внутрішніх справ.

СХВАЛЕНО

Науково-методичною радою
Харківського національного
університету внутрішніх справ

_____ Протокол № _____
(дата, місяць, рік)

ЗАТВЕРДЖЕНО

Вченою радою факультету № 6
Харківського національного університету
внутрішніх справ

_____ Протокол № _____
(дата, місяць, рік)

(підпис) _____
(П.І.Б.)

ПОГОДЖЕНО

Секцією науково-методичної ради
ХНУВС з технічних дисциплін

_____ Протокол № _____
(дата, місяць, рік)

(підпис) _____
(П.І.Б.)

ЗАТВЕРДЖЕНО

На засіданні кафедри інформаційних
технологій та захисту інформації факультету
№ 6 ХНУВС

_____ Протокол № _____
(дата, місяць, рік)

(підпис) _____
(П.І.Б.)

Рецензент:

Носов В.В., професор кафедри кібербезпеки факультету № 4 Харківського національного університету внутрішніх справ к.т.н., доцент.

Розробник: Тулупов Володимир Володимирович – м. Харків: Харківський національний університет внутрішніх справ, 2017 р.

План лекції

1. Особливості структур біполярних транзисторів. Методи ізоляції елементів

2. Різновиди біполярних інтегральних транзисторів і елементів, які виконані на їх основі: діодів, резисторів, конденсаторів

Література:

Основна:

1. Бريدلي К., Карр Дж. Карманный справочник инженера электронной техники/ Пер.с англ. - М.: Издательский дом «Додэка-XXI», 2002.- 480 с.
2. Булычев А.Л., Лямин П.М., Тулинов Е.С. Электронные приборы.- Мн.: Выс.шк., 1999.-415с.

Додаткова:

1. Жеребцов И.П. Основы электроники. – Л.: Энергоатомиздат, 1990. - 352 с.
2. Кучумов А.И. Электроника и схемотехника. – М.: Гелиос АРВ, 2002. - 304 с.
3. Лачин В.И., Савёлов Н.С. Электроника. – Ростов н/Д: изд-во «Феникс», 2002. - 576 с.

Текст лекції

Вступ

У напівпровідниковій інтегральній схемі (скорочено ІС) всі елементи виконуються груповими методами в тонкому приповерхньому шарі напівпровідникової пластинки (кристала ІС). Основними елементами є транзистори, менш поширені діоди з *p-n*-переходами і переходами метал – напівпровідник і резистори.

I

Особливості структур біполярних транзисторів. Методи ізоляції елементів

Групові методи створення передбачають одночасне виконання всіх елементів і з'єднань між ними в єдиному технологічному циклі. Наприклад, за допомогою однієї і тієї ж операції легування формуються базові області всіх транзисторів ІС, а також шари, використовувані як напівпровідникові резистори; за допомогою іншої операції легування — емітерні області транзисторів нанесенням на поверхню тонкої металевої плівки — з'єднання між елементами і т.д Число шарів, для формування яких потрібні різні технологічні операції, повинне бути мінімальним, інакше вартість ІС виявиться небажаною, а їхнє виробництво — економічно невиправданим. Тому елементи ІС повинні мати подібні напівпровідникові структури. Донедавна ця вимога обумовлювала поділ ІС на два класи — ІС на біполярних і польових МДН-транзисторах (скорочено, *біполярні ІС* і *МДН ІС*). У біполярних ІС самим складним елементом є біполярний транзистор типу *n-p-n*, під яким «підбудовують» інші, щоб не вводити додаткових технологічних операцій. Тому як діоди застосовують транзистори в діодном включенні, уникають застосування *p-n-p*-транзисторів чи використовують так називані *горизонтальні p-n-p-структури*, що не вимагають для свого створення спеціальних операцій (див. нижче), але мають гірші електричні параметри. В

останні роки освоєні складні технологічні процеси, що дозволяють створювати на одному кристалі не тільки *p-n-p*, але і високоякісні *p-n-p*, а також МДН-транзистори.

Ізоляція елементів

Специфіка елементів ІС зв'язана з необхідністю їхній ізоляції друг від друга. Для цієї мети застосовують *p-n-переходи*, що знаходяться під зворотною напругою, чи тонкі діелектричні шари SiO_2 . На відміну від дискретних, у транзисторах ІС усі контакти і висновки розташовані на одній стороні кристала. Наявність ізолюючих шарів і розташування виводів позначається на електричних параметрах. Крім електричних параметрів важлива площа, займана транзистором на кристалі, тому що від її залежить найважливіший показник ІС — *ступінь інтеграції*, тобто число елементів у ІС; звичайно вона оцінюється числом транзисторів. У сучасних ІС на біполярних транзисторах досяжний ступінь інтеграції понад 10^5 . При цьому щільність елементів на кристалі порядку 10^3 мм^{-2} , площа кристалів досягає 100 мм^2 .

Число відомих структур інтегральних біполярних транзисторів велико, багато з них, особливо створені останнім часом, дуже складні і їхній розгляд виходить за рамки даної лекції. Нижче приведені деякі найпростіші структури, що добре ілюструють специфіку транзисторів у ІС.

2. Різновиди біполярних інтегральних транзисторів і елементів, які виконані на їх основі: діодів, резисторів, конденсаторів.

2.1. Епітаксіально-планарний транзистор з ізоляцією *p-n-переходами*.

Структура транзистора показана на мал.1(а — поперечний розріз, б — вид зверху чи топологічне креслення). Порівняємо її з дискретним епітаксіально-планарним транзистором. Підкладка 1 ІС має провідність *p*-, а не *n*⁺-типу, що необхідно для створення ізолюючих *p-n-переходів*. На підкладці сформований епітаксіальний шар 2 *n*-типу товщиною в трохи мкм, а в ньому за допомогою легування — базова область 3 і емітерна область 4 з виводами 5 і 6. Вивід колектора 7 розташовується збоку від бази. Однак контакт металу зі слабо легованою областю колектора виходить випрямляючим, що неприпустимо. Для одержання невикривляючого (омічного) контакту створюють спеціальну область 8 *n*⁺-типу (область колекторного контакту). Щоб забезпечити малий опір колектора r'_k , на границі епітаксіального шару з підкладкою формують «схований» шар 9 *n*⁺-типу. Назва відбиває розташування шару 9 у глибині структури. На мал. 1 стрілками показано протікання струму від колекторного контакту до колекторного переходу. Основна частка струму тече по низкоомному шляху — через область 8 і схований шар 9. Створюючи розділові області 10 *p*⁺-типу, формують ізолюючий *p-n-перехід*, 11 з бічних сторін. Ізолюючий перехід знизу утвориться між підкладкою і схованим шаром, а також ділянками епітаксіального шару. Перехід 11 (виділений жирною лінією) оточує транзисторну структуру з усіх боків, утворює ізолюваний «кишеню». На перехід 11 подають зворотню напругу, для чого від підкладки робиться вивід, що підключається до мінуса джерела живлення. Для створення такої структури необхідні наступні найважливіші операції: епітаксія, п'ять легувань і нанесення металевої плівки на поверхню. Формування кожного шару, а також контактних отворів у шарі SiO_2 , що покриває поверхню, і малюнка провідників вимагає спеціальних масок, формованих за допомогою фотолітографії. Усього потрібно 7 фотолітографій, що разом з числом зазначених вище операцій характеризує складність технологічного процесу. На більш ранніх етапах контактну область

колектора 8 формували за допомогою того ж легування, що і емітер, тоді її нижня границя (показана штриховою лінією на мал. 1, а) не досягала схованого шару. Це дозволяло знизити на одиницю число легувань і фотолітографій, але вело до росту опору r'_K . Структура мал. 1 є найпростішою, для створення складних сучасних структур потрібно до п'ятнадцяти фотолітографій.

Площа, займана транзистором, багато більше площі його емітера, де протікають основні фізичні процеси. Це обумовлено розташуванням виводів в одній площині, а також розділовими шарами 10. Відзначимо втрати площі, що виникають через зазори між краями: емітера і бази, бази і шарів 10, контактної області колектора 8 і розділової області 10. Области 8 і 10 не можна розташувати «упритул», тому що виникає перехід типу n^+-p^+ з низькою напругою пробоя. Ширина областей 10 дуже велика через бічну дифузію акцепторів.

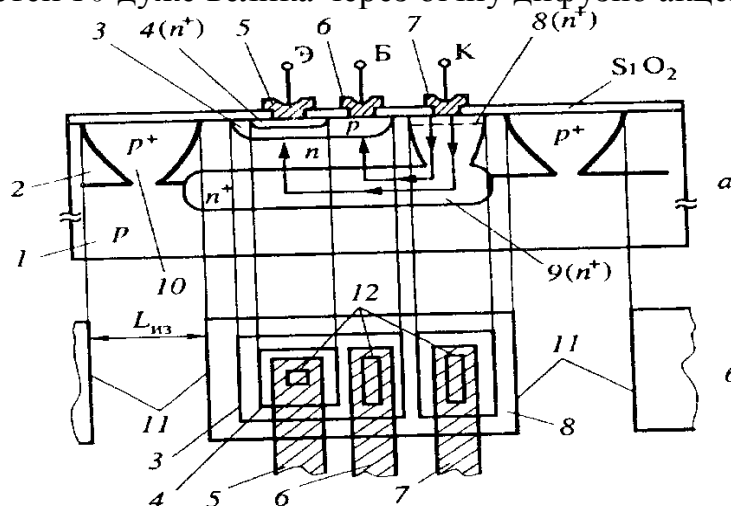


Рис. 1.

Розглянута структура типова для транзисторів, розрахованих на малі струми емітера (не більш декількох мА), тому розміри емітера визначаються не робочим струмом, а здатністю фотолітографії, що дозволяє. Емітер виконується квадратним (мал. 1, б). Якщо транзистор розрахований на великі струми, то його емітер робиться полосковим, як і в дискретному транзисторі, базовий контакт виконується по обидва боки від емітера, а область колекторного контакту 8 охоплює базу з бічних сторін. Останнє необхідно для зниження опору r'_K . У вихідних каскадах деяких ІС, де струми досягають 100 мА і більш, застосовують многоемітерні транзистори з гребенчастою структурою виводів бази і емітера, як і в дискретних могутніх транзисторах.

З порівняння з дискретним транзистором видно, що інтегральний має більший опір r'_K (десятки ом) і, отже, більша напруга насичення. Ізолюючий p - n -переход вносить паразитну ємність між колектором транзистора і підкладкою (загальною шиною ІС), що впливає на швидкодію схем. Однак не слід думати, що швидкодія інтегрального транзистора гірше, ніж дискретного, тому що останній має паразитну ємність виводів, що перевищує ємність ізолюючого p - n -перехода в інтегральному транзисторі.

У структурі присутній паразитний p - n - p -транзистор. Його емітером служить область бази, базою — область колектора зі схованим шаром, колектор-підкладка. Активному режиму основного транзистора відповідає режим відсічення паразитного, режиму насичення основного — активний режим паразитного. Коефіцієнт передачі p - n - p -транзистора малий, тому що в його базі знаходиться n - n^+ -перехід із внутрішнім електричним полем, що гальмує дірки, інжектовані з

емітера в базу. Тік витоку в підкладку, створюваний *p-n-p-транзистором*, істотний при високих температурах.

2.2. Транзистор з комбінованою ізоляцією (ізопланарний).

Поперечний розріз структури показаний на мал. 2, а. Ізоляція збоку здійснюється за допомогою шарів оксиду кремнію 1, що проходять у глибину на 2...3 мкм. Ці ж шари обмежують з бічних сторін області емітера і бази. Тому на топологічному кресленні мал. 2, б краю емітера з трьох сторін збігаються з краєм і бази. Усуваються зазори між краями: емітера і бази, базч і ізолюючих шарів 1 і контактної області колектора. Це веде до зниження площі, займаної транзистором, що добре видно з порівняння мал. 2, б і 1, б, виконаних в однаковому масштабі. Тому найважливіша перевага ізопланарної структури — менша (на порядок) площа, що забезпечує більш високу ступінь інтеграції ІС. На мал. 2, а показана також особливість базової області, характерна для сучасних структур, — тонка слабо легована активна база 2 і відносно товста сильно легована пасивна база 3. Це знижує опір бази r_B і поліпшує частотні параметри транзистора. Крім цього швидкодія ізопланарного транзистора вище, ніж у епітаксально-планарного, унаслідок зниження ємкостей *p-n*-переходів через виключення їхніх бічних поверхонь. Граничні частоти ізопланарних транзисторів доходять до 10...30 ГГц, коефіцієнт передачі струму $\beta = 100...200$. Ізоляція знизу здійснюється, як і раніше, з по міццю *p-n*-переходу. Під оксидними шарами 1 сформовані шари 4 p^+ -типи, що запобігають виникнення паразитних каналів *p*-типа на границі підкладки з оксидом. Тим самим усувається можливість появи паразитних зв'язків між сусідніми транзисторами.

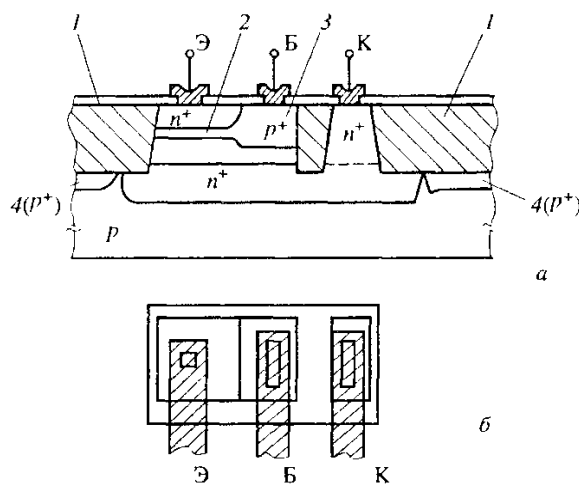


Рис.2.

2.3. Транзистори з діодом Шотки.

Вони можуть створюватися по ізопланарній чи епітаксально-планарній технології. Відмінність від розглянутих вище транзисторів полягає в конструкції базового контакту, що показано на фрагменті структури мал. 3, а. Металевий висновок 1 утворить омичний контакт 2 з базою і контакт, що випрямляє, 8 (контакт Шотки) зі слабо легованою колекторною областю. Це еквівалентно включенню діода Шотки між базою і колектором (мал. 3,б). Такі транзистори застосовуються в цифрових ІС, де транзистор працює в режимі насичення. Діод обмежує пряма напруга на колекторному переході на рівні 0,3...0,4 В. Така напруга недостатня для інтенсивної інжекції в колекторному переході і

нагромадження надлишкового заряду неосновних носіїв, в основному дірок, — у колекторі. Тому транзистор Шотки має пренебрежимо малий час розсмоктування, що забезпечує підвищення швидкодії цифрових схем.

Рис.3.

2.4.Транзистори типу $p-n-p$.

На мал. 4 показаний поперечний розріз ізопланарного $p-n-p$ -транзистора з "горизонтальною" (подовжньої) структурою. Така назва відбиває рух носіїв з емітера через базу в колектор у горизонтальному напрямку (показано стрілкою). Структура не вимагає для свого створення додаткових технологічних операцій у порівнянні з раніше розглянутими $n-p-n$ -транзисторами. Однак вона має істотний недолік — великою товщиною бази W_B . Ця відстань між емітерним і колекторним областями, обмежене знизу дозволяє здатністю фотолітографії. Звичайно $W_B > 1$ мкм, у той час як у $n-p-n$ -транзисторах (з «вертикальною» структурою) $W_B < 0,5$ мкм.

Рис.4.

Безпосередньо в бічному напрямку з емітера інжектується лише мала частина дірок. Велика їхня частина інжектується вниз убік схованого шару. Частина цих дірок, «відбиваючи» електричним полем $n-n^+$ -переходу, також попадає в колектор, проходячи більш довгий шлях, де імовірність рекомбінації значно вище. Тому коефіцієнт передачі подовжнього $p-n-p$ -транзистора звичайно не більш 10. Час прольоту бази дуже велико, крім того, існує велика ємність між базою і підкладкою (ємність ізолюючого $p-n$ -перехода); унаслідок цього гранична частота мала (менш 50 МГц) На мал. 5. показано $p-n-p$ -транзистор з «вертикальною» структурою, виконуваний на одному кристалі з $n-p-n$ -транзисторами. На границі зі слабологованою підкладкою p -типа створюється схований шар 1 n -типа і схований шар 2 p^+ -типа. Епітаксціальний шар формується з низькою концентрацією донорів, а його ділянки, де повинні розташовуватися $p-n-p$ -транзистори легуються потім акцепторами. Виходять «кишені» p -типа, у той час як $n-p-n$ -транзистори розташовуються в кишнях n -типу. Шари емітера

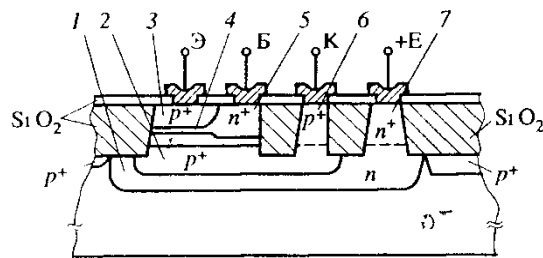


Рис.5.

3, активної 4 і пасивної 5 бази й області колекторного контакту 6 такі ж, як у $p-n-p$ -транзисторе зі зміною на протилежний тип провідності. На схований шар 1 за допомогою спеціальної контактної області 7 подається плюс джерела живлення, що забезпечує зворотну напругу на $p-n$ -переходах між шарами 1 і 2, а також між шаром 1 і підкладкою. Для створення ІС з вертикальними $n-p-n$ - і $p-n-p$ -транзисторами потрібно приблизно вдвічі більше технологічних операцій. Коефіцієнт передачі струму бази вертикального $p-n-p$ -транзистора перевищує 100, і досяжна гранична частота понад 5 ГГц.

2.5. Транзистори в діодному включенні.

Існує п'ять варіантів схем діодного включення транзисторів, показаних на мал.6, крім того, як діод можна використовувати структуру, що не має емітерної області, позначену цифрою 6 і символічно позначену як транзистор без емітера. Стрілками показані напрямки прямих струмів через діоди. Для опису зручно використовувати модель діода, де відсутні ємність виводів, тому що вона в ІС пренебрежимо мала. Але необхідно враховувати ємність між колектором і підкладкою.

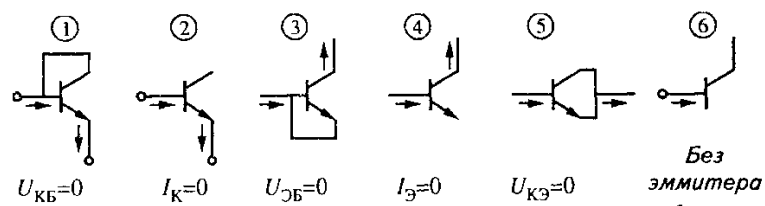


Рис.6

Порівняємо різні схеми діодного включення по основних параметрах.

Часто критерієм вибору тієї чи іншої схеми включення є час відновлення зворотного опору, що залежить від параметра $\tau_{эф}$ (ефективний час життя неосновних носіїв у базі діода). Параметр діода $\tau_{эф}$ для транзистора в діодному включенні дорівнює ефективному часу життя неосновних носіїв у тій області транзистора, де відбувається їхнє нагромадження при протіканні прямого струму. У схемі 1 транзистор працює в активному режимі, нагромадження неосновних носіїв (електронів) відбувається в базовій області за рахунок інжекції їхньої з емітера. Ефективним часом життя електронів у базі є середній час прольоту їх через базу. Воно дуже мало ($<0,1$ нс) унаслідок малої товщини бази й існування прискорюючого внутрішнього електричного поля в базі. Для всіх інших схем діодного включення колекторний перехід знаходиться під прямою напругою, у тому числі й у схемі 2, тому що $I_K = 0$ відповідає режиму насичення. З бази в колектор інжектуються дірки, а з колектора в базу — електрони. Основне нагромадження неосновних носіїв (дірок) відбувається в області колектора через низьку концентрацію донорів у ньому, великої товщини (у порівнянні з базою) і

інших особливостей. Тому $\tau_{эф}$ дорівнює ефективному часу життя дірок у колекторі, що багато більше часу прольоту через базу і для різних транзисторних структур в інтегральних схемах складає 10...1000 не. Включення 1 застосовується у швидкодіючих ІС, коли від діода потрібно малий час відновлення зворотного опору. Якщо ж цей параметр чи не критичний, навпаки, потрібно великий час відновлення, то застосовують яку-небудь зі схем 2...6. Найбільш зручні схеми 2 і 6, не потребуючі створення трьох висновків; при цьому транзистор займає мінімальну площу на кристалі. Помітимо, що параметр $\tau_{эф}$, знайдений для схеми діодного включення при $I_K = 0$, збігається з найважливішим параметром моделі транзистора, що дозволяє обчислити дифузійну ємність колекторного переходу, а також час розсмоктування.

При виборі схеми діодного включення крім часу відновлення виходять також з максимально припустимої зворотної напруги. Напруга пробою емітерного переходу складає 6...7 В, а колекторного — 20...40 В. Тому, якщо робоча зворотна напруга на діоді може досягати 5 В (стандартна напруга живлення більшості ІС), необхідні схеми включення 3, 4 чи 6. Отже, перша схема має мінімальний час відновлення і прямим напругою, а також максимальним зворотним опором, але низькою напругою пробою. Високою напругою пробою володіють схеми 3, 4 і 6, але вони мають високий час відновлення.

2.6. Пасивні елементи напівпровідникових ІС

Інтегральні резистори

Резистори ІС виготовляються на основі дифузійних шарів транзисторної структури (емітерної і базової областей), епітаксialного шару чи колектора за допомогою іонного легування. Дифузійні резистори (ДР) виготовляють одночасно з операцією створення базової чи емітерної областей транзистора шляхом використання відповідних масок. Опір ДР являє собою об'ємний опір ділянки дифузійного шару, обмеженого границею р-п-перехода, що знаходиться в закритому стані. При створенні ІС параметри дифузійних шарів вибираються з метою одержання необхідних характеристик п-р-п-транзисторів, тому необхідне значення опору визначається при даних параметрах дифузійних шарів тільки вибором конфігурації і геометричних розмірів тіла резистора. При цьому форма і розміри контактів к ДР вибираються такими, щоб опір приконттактних областей був значний менше опору обсягу, використаного для створення ДР. Довжина однополоскового ДР не може перевищувати розміру кристала (1...5 мм), ширина ж обмежена мінімальною шириною вікна в масці для дифузії домішки (2,5...3 мкм), а також паразитної бічної дифузії у вікні. Типові значення опорів ДР лежать у діапазоні $0,25r < R < 104r$. Відтворюваність опору ДР звичайно складає (15...20) % при ТКС (0,15...0,3%/°C). На основі емітерної області створюються резистори з невеликими опорами (3...100 Ом) з температурним коефіцієнтом опору (ТКС=0,01...0,02%/°C), тому що питомий опір емітерного шару мало. Великий опір мають так називані пінч-резистори. Вони створюються на основі нижньої слаболегованої області базового шару з великим питомим опором, що має меншу площу перетину. Максимальний опір таких резисторів 200...300 кОм. Однак пінч-резистори мають великий розкид номіналів (до 50%) і великий ТКО при слабкому легуванні. Для одержання великих опорів можна використовувати іонне легування, що дозволяє реалізувати малу концентрацію домішки, тобто високий питомий опір.

Інтегральні конденсатори

В інтегральних напівпровідникових конденсаторах роль діелектрика можуть виконувати збіднений шар обернено включеного р-п-перехода, а роль обкладок - леговані напівпровідникові області чи напиляні металеві плівки. Характеристики конденсаторів напівпровідникових ІС невисокі, а для одержання великих ємностей необхідно використовувати значну площу кристала. Тому при проектуванні напівпровідникових ІС прагнуть виключати конденсатори.

Дифузійні конденсатори (ДК) Для їхнього формування може бути використаний будь-який р-п-перехід: колектор-підкладка, база-колектор, емітер-база, схований n^+ -шар-ізолююча p^+ -область. Бар'єрна ємність обернено включеного переходу залежить від напруги. Емітерний перехід володіє найбільшою питомою ємністю, але малою пробивною напругою і низькою добротністю. Найбільше часто використовується ємність колекторного переходу. Підкреслимо необхідність строгого дотримання полярності напруги. МДМ-конденсатори. Нижньою обкладкою в ньому є n^+ -шар, а верхньою-плівка алюмінію. Діелектриком служать тонкі шари SiO_2 или Si_3N_4 . Нітрид кремнію кращий унаслідок великої діелектричної постійної, але двоокис кремнію більш доступна.

